

# 微晶片之旅----

## 半導體元件與積體電路之學習內容

洪勝富

ext . 2578 資電709

# Outlines

- 電子元件如何工作?
- 什麼是半導體?
- PN界面
- CMOS元件簡介
- 半導體製程簡介
- 其他未來的發展
- 進入半導體領域應有什麼準備?

# 課程將回答問題:

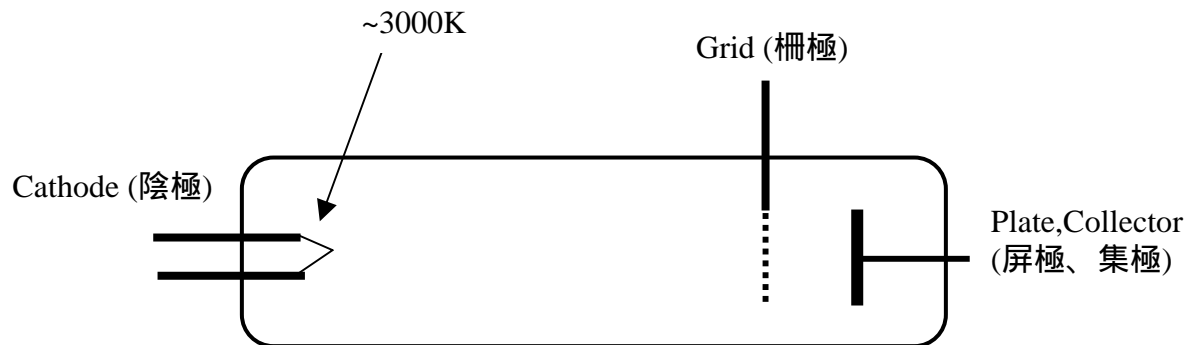
- 何謂半導體？如何控制半導體的特性？
- PN介面為何整流？
- 為何金氧半元件能獨霸數位電子市場？
- 如何製作半導體元件？
- 其他重要的半導體應用？未來發展趨勢？
- 進入半導體領域需要什麼課程準備？

# 半導體元件的分類

- 電子元件：PN界面、雙極界面電晶體、場效電晶體....。
- 光電元件：發光二極體、雷射二極體、光偵測器、光調制器..。
- 能源元件：太陽電池。
- 微機械與感測器元件：加速度計、微小馬達、.....。

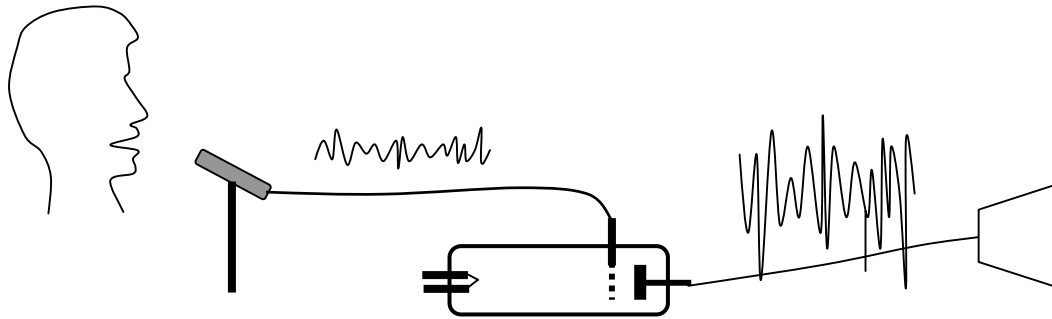
# 真空管:古老典型的電子元件

- 陰極與屏極電子的能量不同=> 整流作用
- 柵極電位不同=>不吸取電流,但可調控陰極到屏極的電流
- => **放大器**

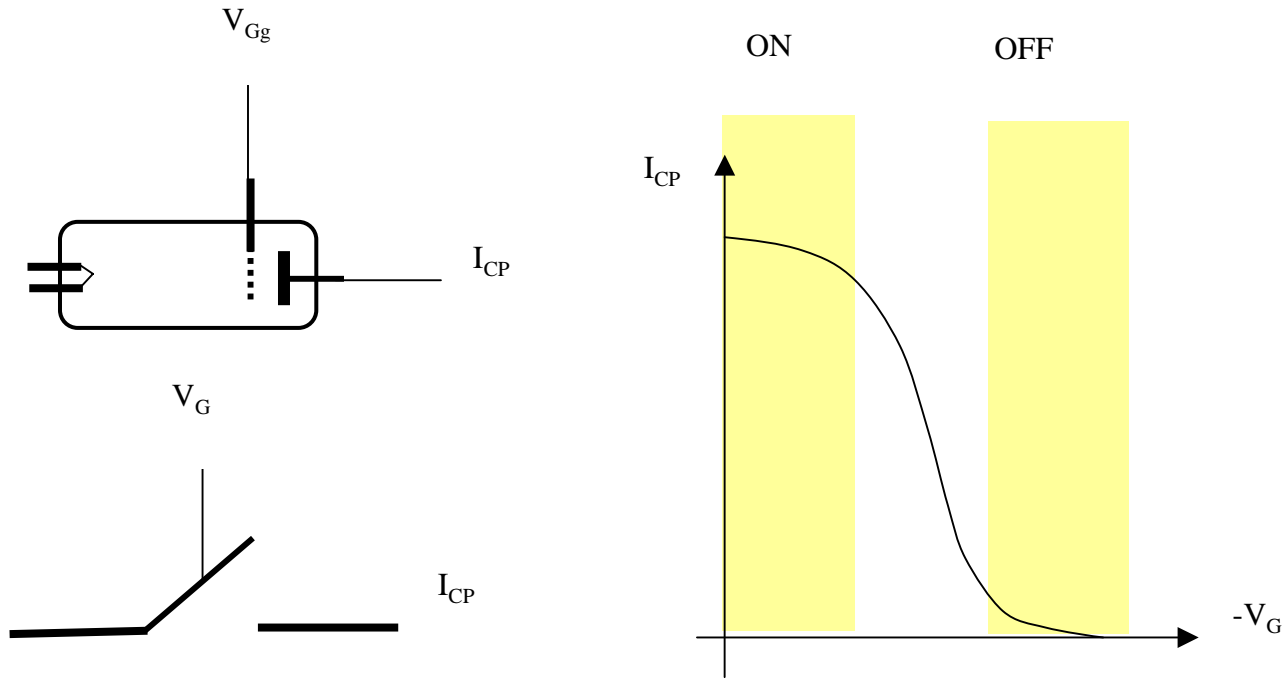


# 真空管的類比電路應用

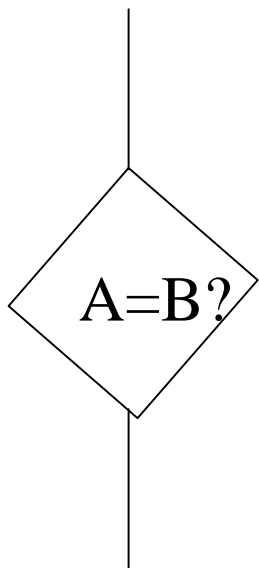
- 於柵極加電壓，藉以控制由C到P的大電流。
- 柵極因為接到負電壓，因此電流很小，卻可以用以控制相當大的C極至P極電流。這以小博大的關係，就是電子放大器(類比應用)的原理。



# 真空管的數位電路應用



# 邏輯電路的應用:邏輯判斷,計算



$$AB + \overline{A} \overline{B}$$

$$\begin{array}{r} 0101 \\ + 0110 \\ \hline 1011 \end{array}$$

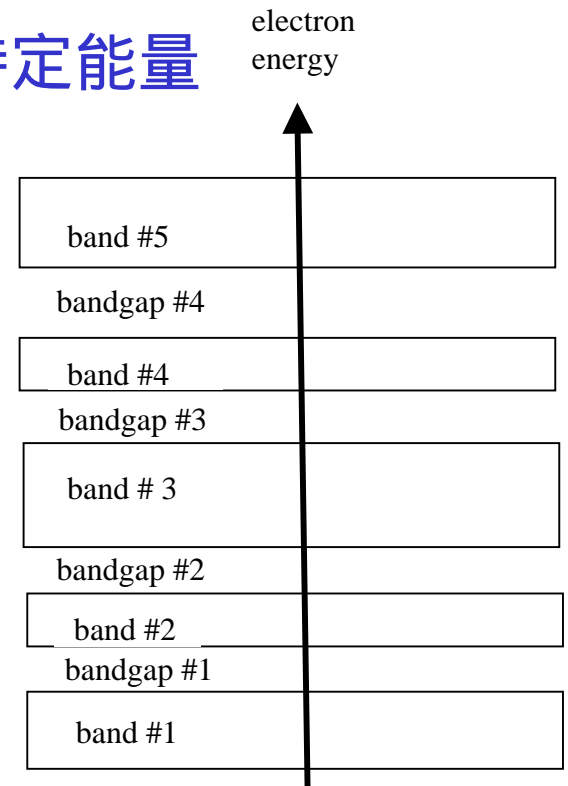
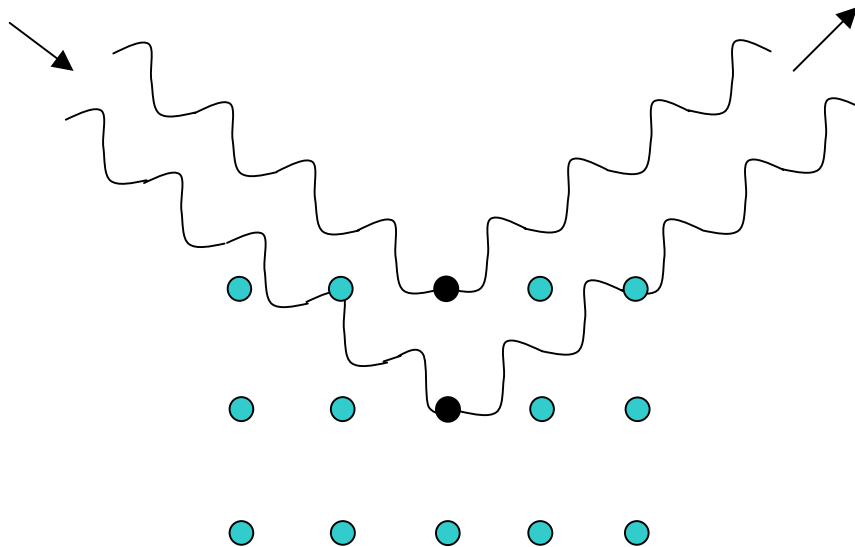
$$\text{Sum} = \overline{A} B + A \overline{B}$$

$$\text{carry} = AB$$



# 什麼是半導體？ 能帶的概念

- 波在晶體內傳播會有破壞性干涉的現象
- 電子的物質波在晶體內也有破壞性干涉
- 物質波=0 代表存在機率為0
- => 電子在晶體內不能具有某些特定能量
- => **能帶**



# 什麼是半導體？

## 0K時電子的填充

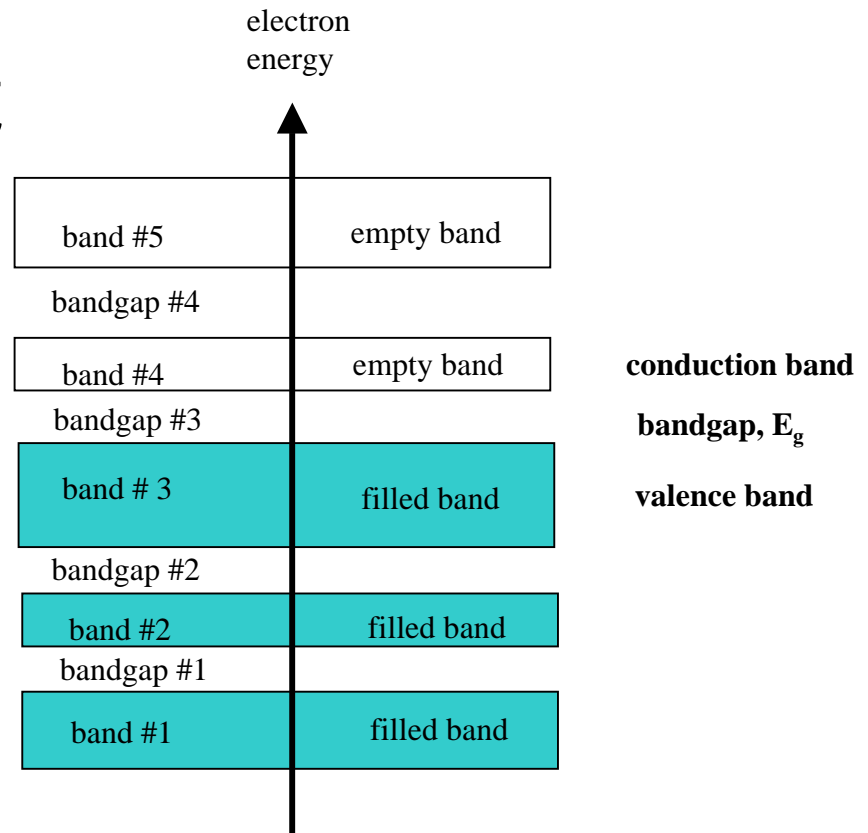
- 材料中有許許多多電子
- 電子的填充需符合Pauli不相容原理及最低能量
- => 兩種可能的填充狀況:
  1. 能帶全滿/全空 => 絕緣體
  2. 能帶部分填滿 => 金屬

# 全滿/全空的能帶填充:絕緣體

- I. 全空能帶上並無電子因此對電荷傳導無貢獻
- II. 能隙讓全滿能態中的電子無法躍升到另一具有空態的能帶
- III. 全滿能帶中無空態 在Pauli不相容原理限制下 電子無法傳播

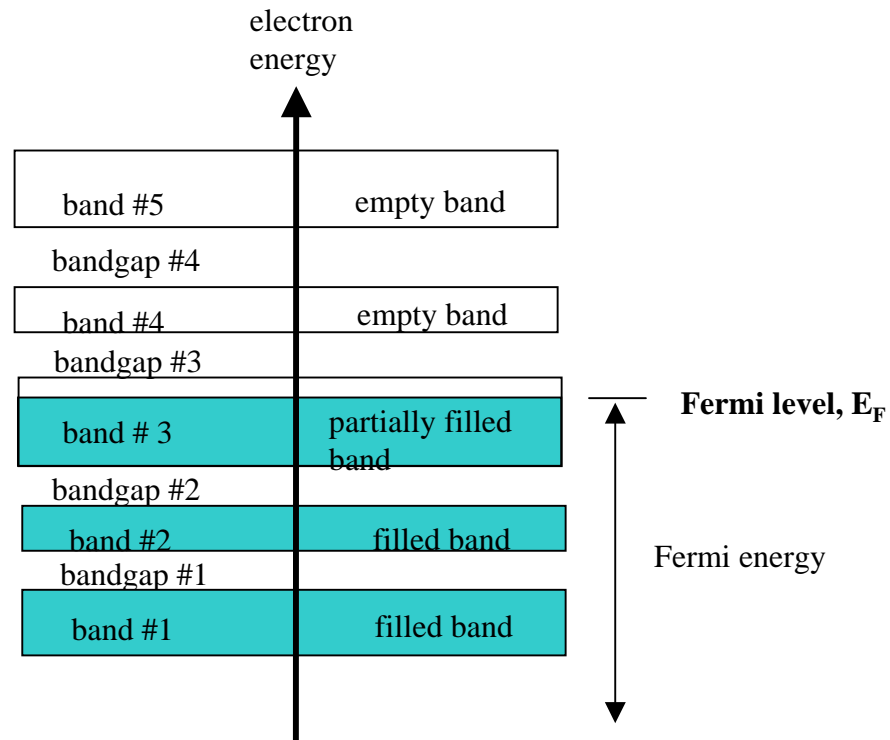
=>材料在電場下無電流

=> **絕緣體**



# 部分填充的能帶:金屬

- 同能帶中已有非常多空能態
  - 空能態與具有電子的能態間無能隙 容易躍遷
- ⇒ 在電場下 有很多電子參與流動
- ⇒ **金屬**



# 能帶中電子狀態的描述:能帶結構

- 描述電子能態除能量外尚須動量, 每一(E,P)代表一能態
- 真實半導體的能帶結構(E-P關係)

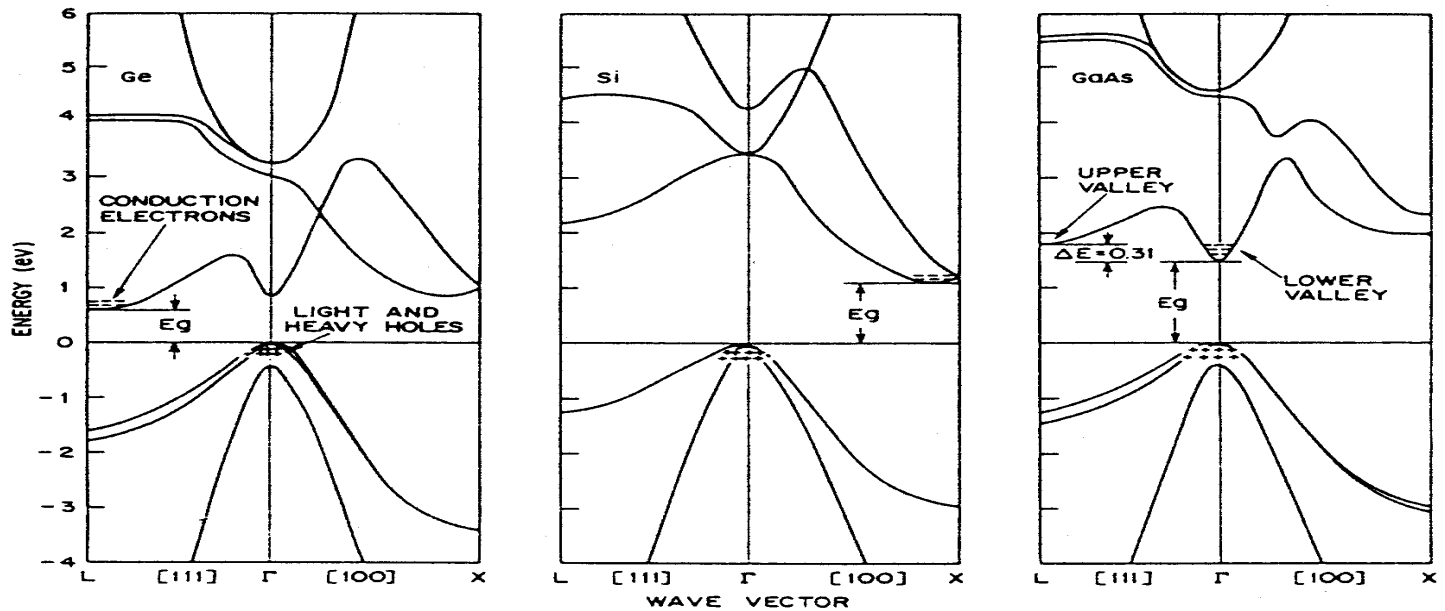
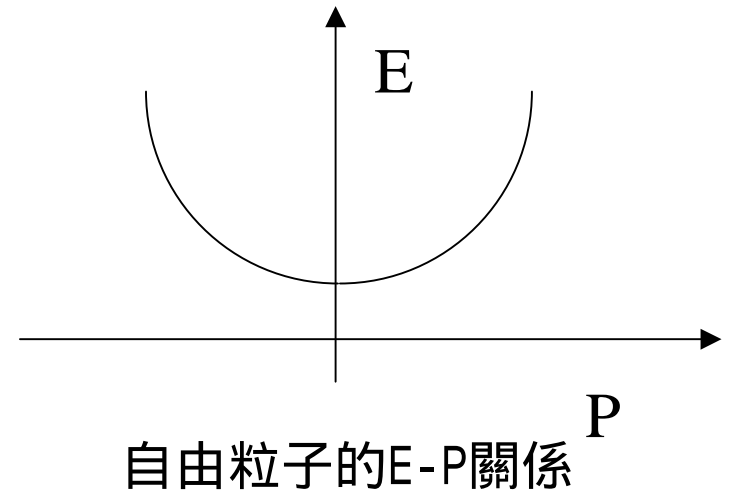
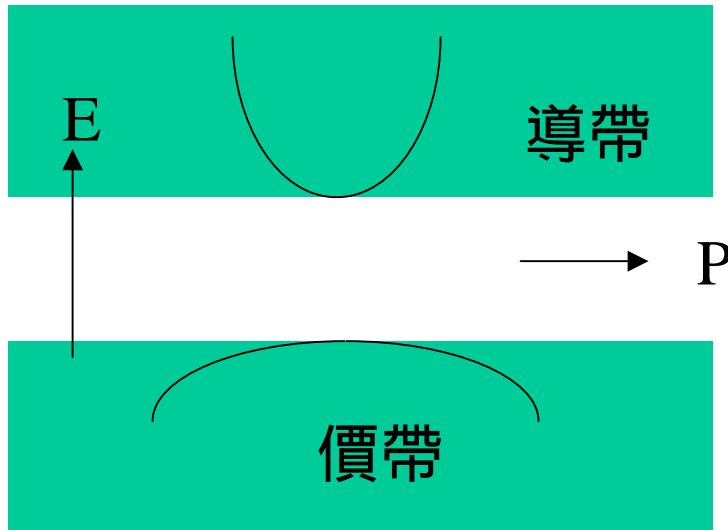


Fig. 5 Energy-band structures of Ge, Si, and GaAs, where  $E_g$  is the energy bandgap. Plus (+) signs indicate holes in the valence bands and minus (-) signs indicate electrons in the conduction bands. (After Chelikowsky and Cohen, Ref. 17.)

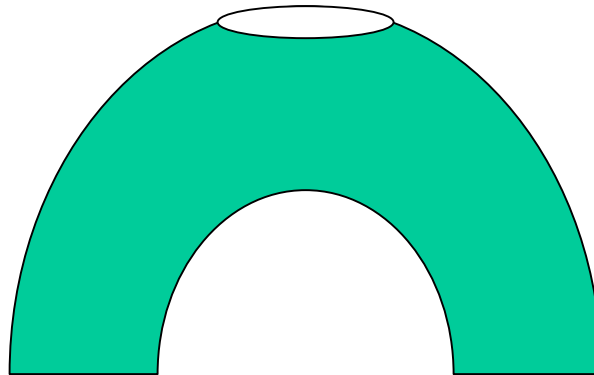
# 電子與電洞

- 由於能隙 導帶的E-P關係必有一最低點=>E(P)必然上拋=>正質量
- 由於能隙 價帶的E-P關係必有一最高點=>E(P)必然下拋=>負質量



# 電洞的概念

- 牛頓力學中加速度  $a = f / m = qE / m$
- 在電場下 (負質量, 負電荷) == (正質量, 正電荷)  
=> 價帶中的電子可以用正電荷的粒子(電洞)來描述
- 電洞可視為是價帶中的空洞, 就如同水管中的空氣, 其運動方向與電子的方向相反



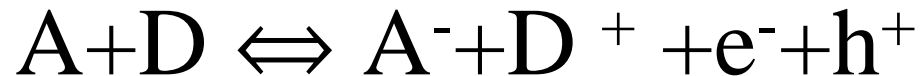
# 半導體-能隙小的絕緣體

- 每一共價鍵中含有兩電子=>化學鍵鍵能 $\sim 2 E_g$
- $E_g$ 小=>化學鍵鍵能小=>原子容易被取代=>摻雜
- 摻雜
  - 加入五價元素(donor) =>導帶中多出電子(可移動)+正電荷(不可動)=> n型半導體
  - 加入三價元素(acceptor) =>價帶中多出空態(電洞,可移動)+負電荷(不可動)=> p型半導體
- 室溫時有少數價帶中的電子會被激發到導帶但量仍很少 => 純(不摻雜, 本質)的半導體能帶幾乎全滿/全空 導電性很低
- 摻雜後導帶中電子或價帶中空態(電洞)可以很高 因此導電性很高
- 導電性可隨摻雜量而作巨大的改變=> **半導體**



# mass-action law

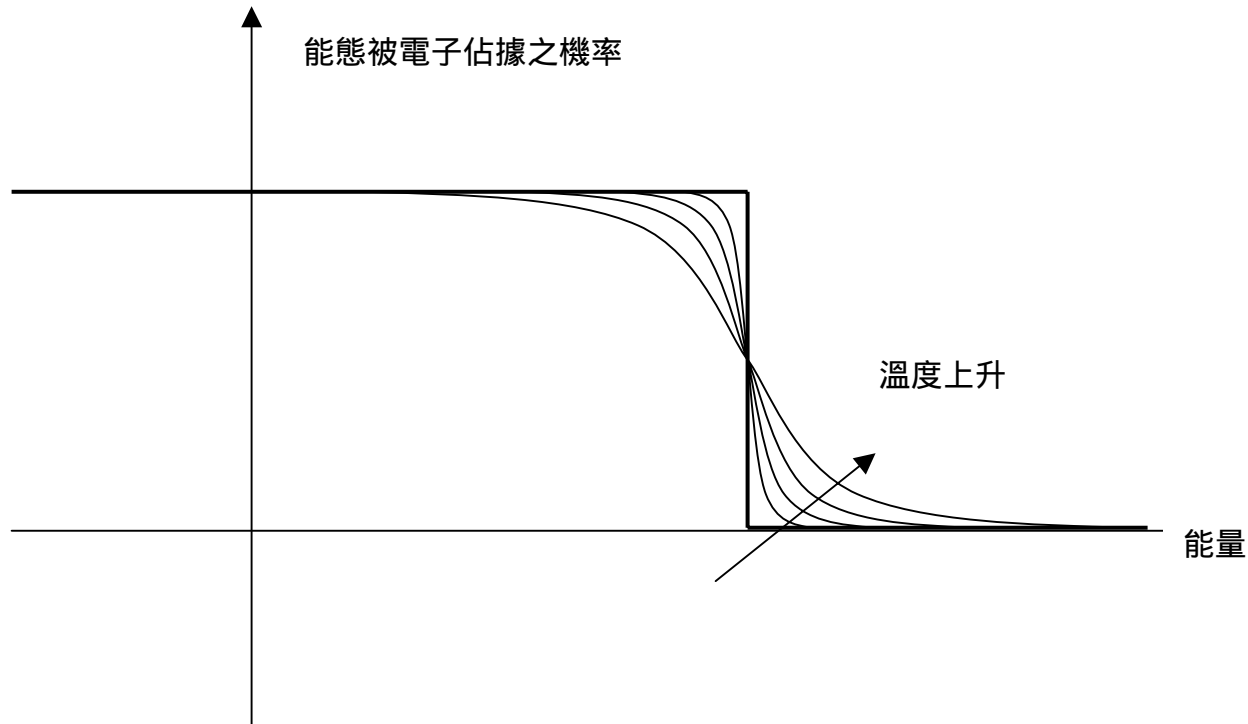
- 平衡時  $np = \text{constant} = n_i^2$
- 平衡(無電流時)如果  $np < n_i^2$  半導體會自動產生電子/電洞以回復平衡態(最可能的狀態)



$$\frac{[A^-][D^+]np}{[A][D]} = np = \text{constant}$$

# Fermi-Dirac 分佈

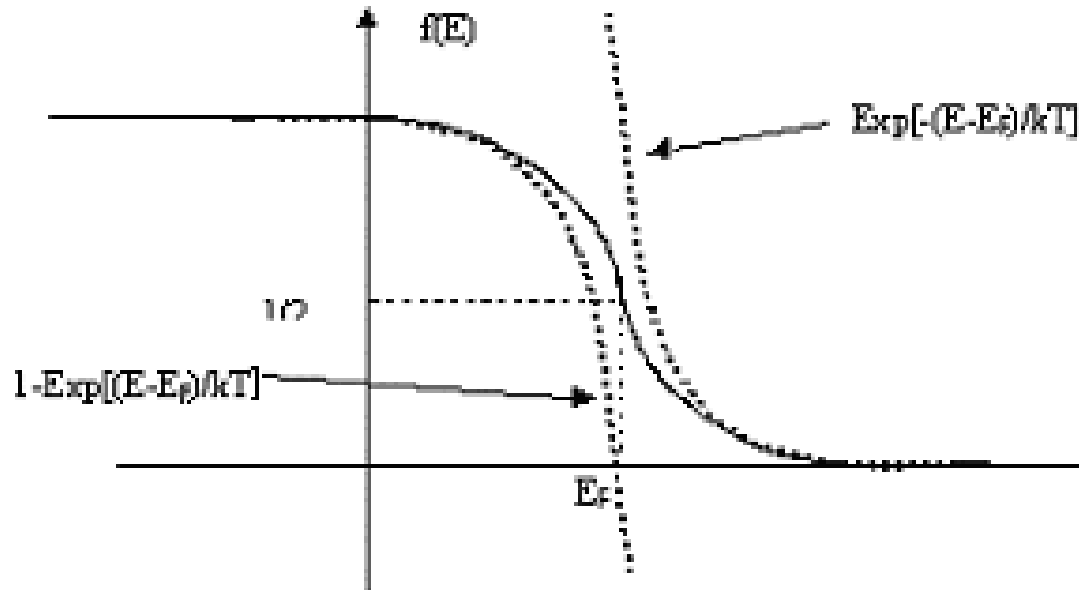
$$f(E) = \frac{1}{1 + e^{(E-E_f)/kT}}$$



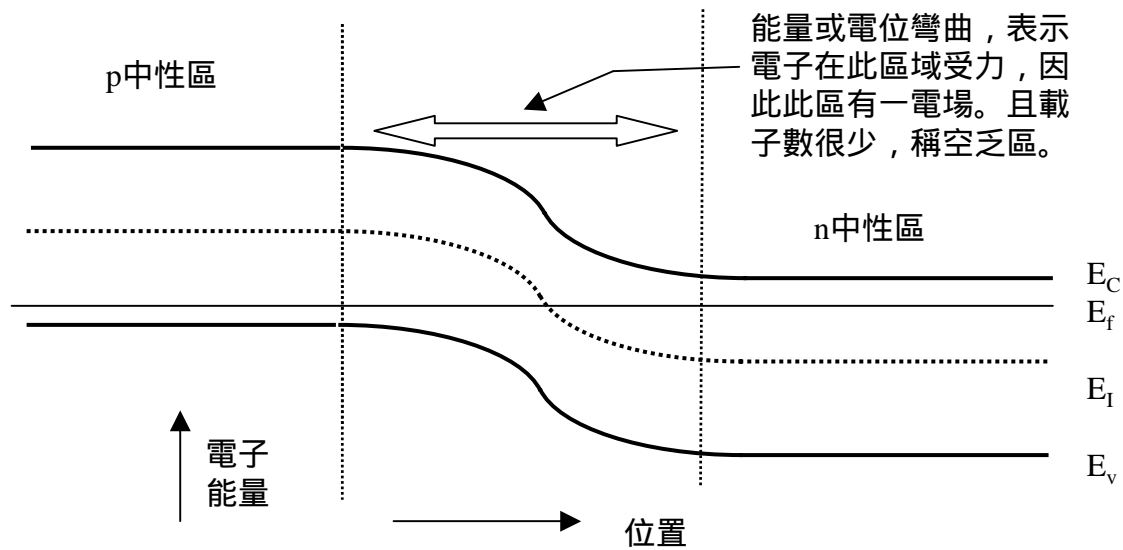
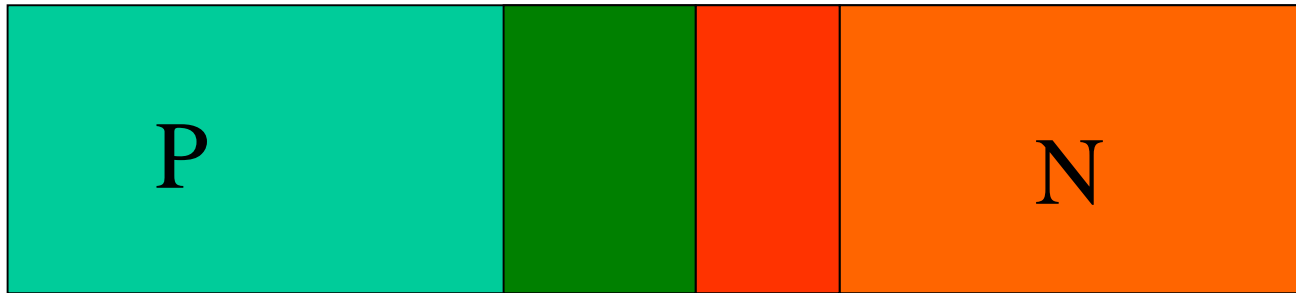
- $E_f$  稱為 Fermi level，此為分佈機率為  $1/2$  時之能量。可近似的視為參與貢獻固體特性電子(活躍電子)的平均能量。當一個固體或半導體處於平衡狀態時，Fermi 能階應處處相等。
- 室溫時， $kT \approx 26\text{meV}$ 。

➤ 當  $E \gg E_f$  時， $f(E) \approx e^{-(E-E_f)/kT}$ 。請記住，能量越高，**機率呈等比下降**。

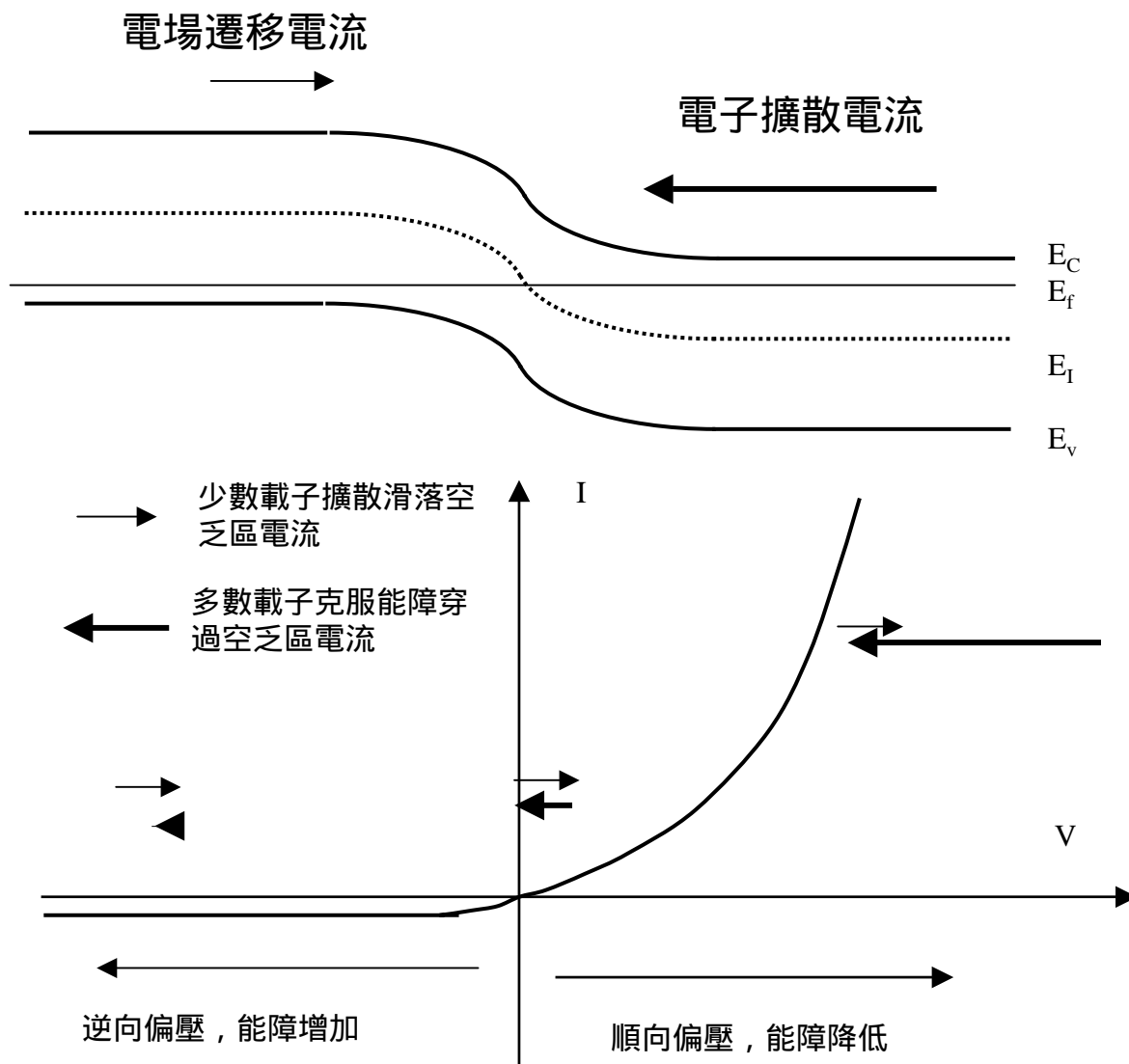
➤ 當  $E \ll E_f$  時， $f(E) \approx 1 - e^{(E-E_f)/kT}$ 。若以電洞的分佈律來看，則為  $f_h(E) \approx e^{(E-E_f)/kT}$ 。



# PN界面的型成與能帶圖



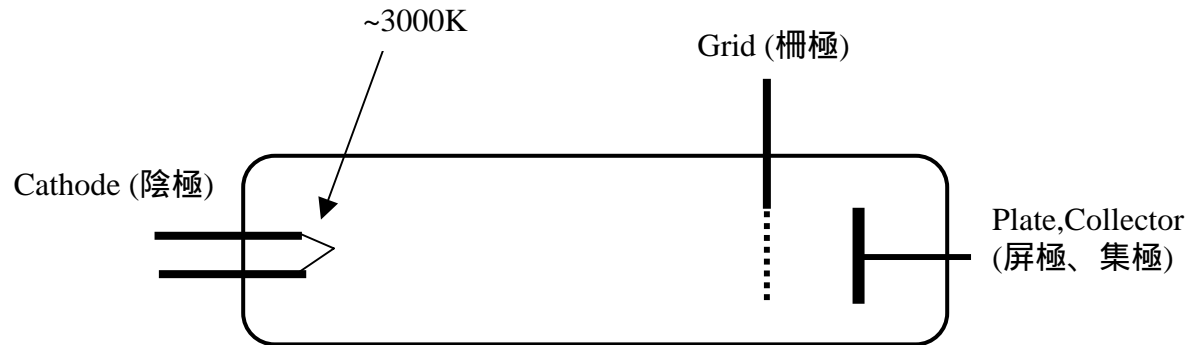
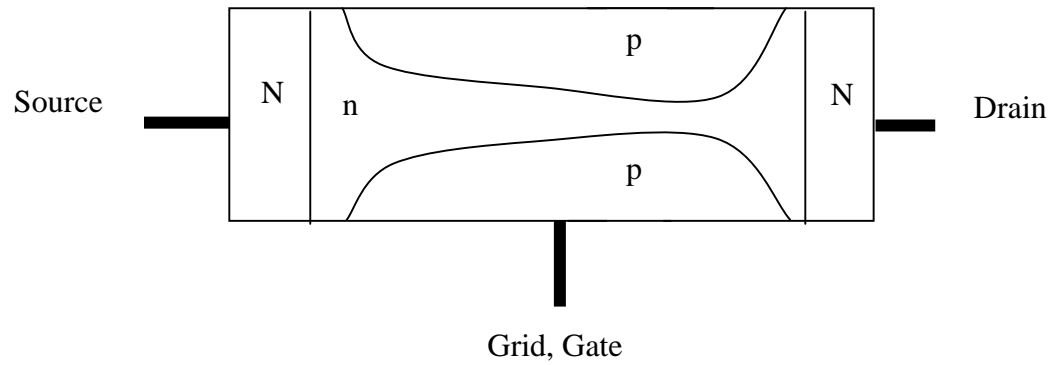
# PN界面的電流電壓關係



# PN界面的應用

- 整流檢波
- 接面場效電晶體 (Junction Field-Effect Transistor): 真空管的半導體版
- 元件隔絕
- 光偵測器
- 太陽電池
- 發光二極體
- 半導體雷射
- .....

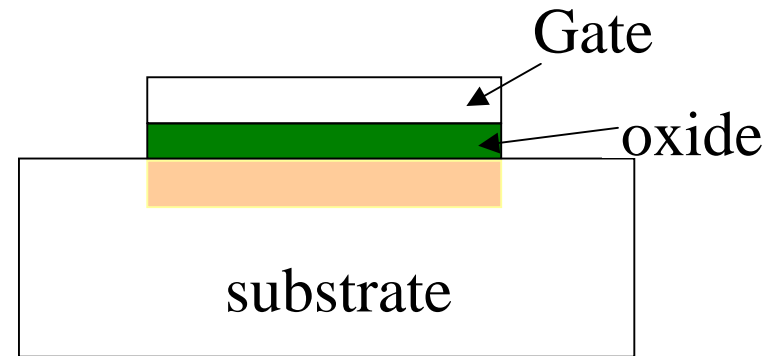
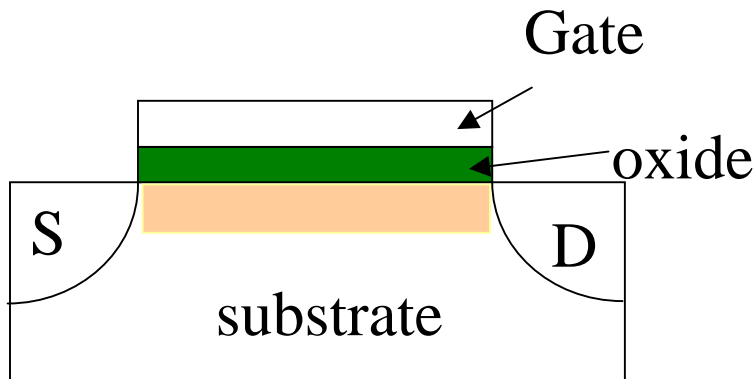
# 界面場效電晶體- 真空管的半導體版本





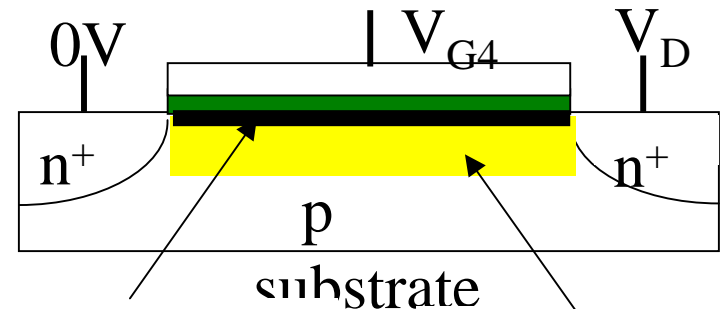
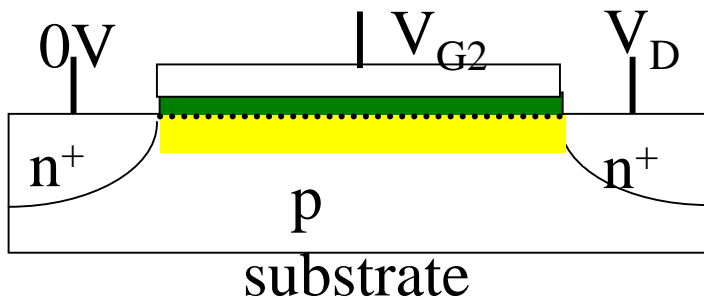
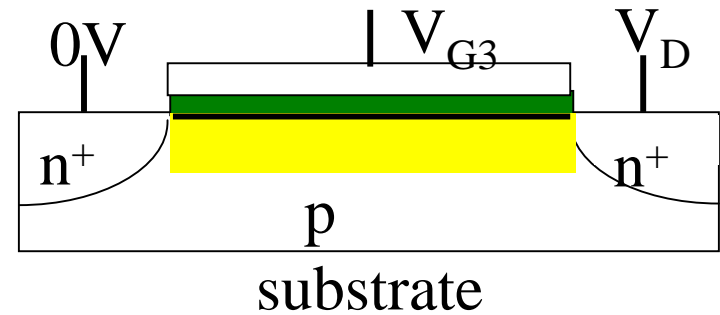
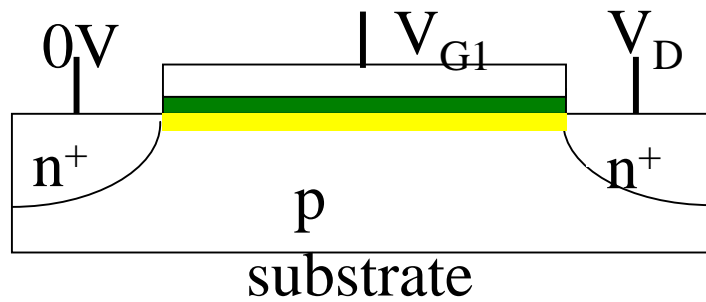
# metal-oxide-semiconductor (MOS) 結構

- 由金屬(M) / 氧化層(O) / 半導體(S)三層堆疊而成
- 在Gate(柵極)下兩旁加入Source(源極)和Drain(汲極)兩電極而成



# MOS電晶體的工作原理

- 電場驅離電洞造成 $n_p < n_i^2$ (空乏)的區域
- 空乏區內電子電洞會加速產生以期回復平衡
- 電子被電場吸引到oxide邊界形成通道

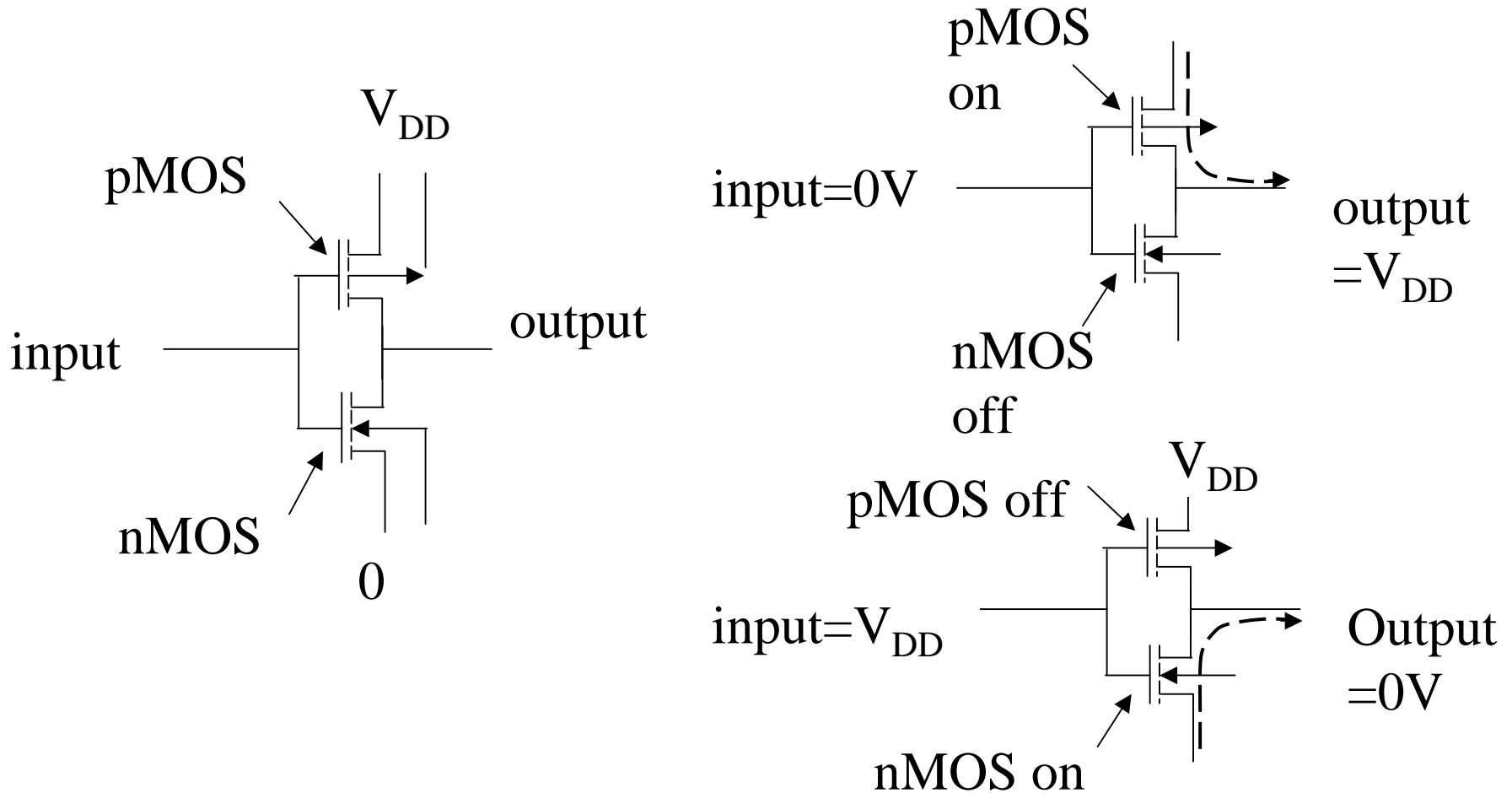


induced n-region

空乏區

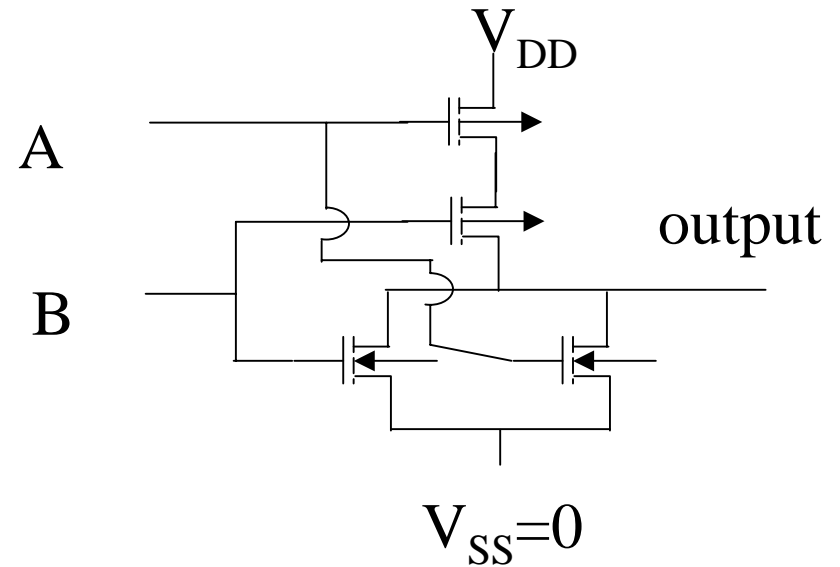
# 互補式MOS邏輯閘(CMOS gate)

- 由pMOS及nMOS串接而成的邏輯閘

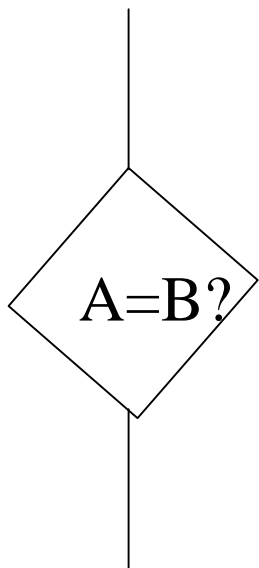


# 如何用CMOS來製作各種邏輯功能

<b>A</b>	<b>B</b>	<b>output</b>
0V	0V	$V_{DD}$
0V	$V_{DD}$	0V
$V_{DD}$	0V	0V
$V_{DD}$	$V_{DD}$	0V



# 邏輯電路的應用:邏輯判斷,計算



$$AB + \overline{A} \overline{B}$$

$$\begin{array}{r} 0101 \\ + 0110 \\ \hline 1011 \end{array}$$

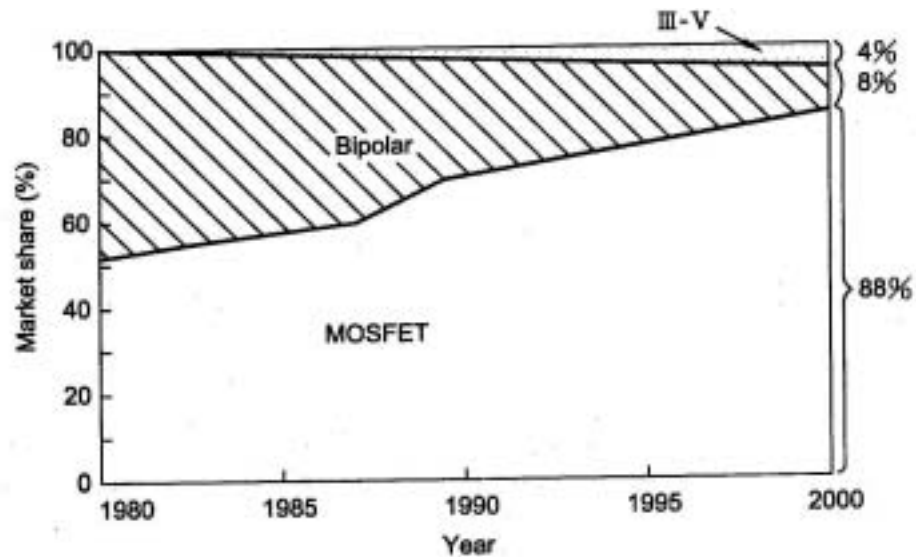
$$\text{Sum} = \overline{A} B + A \overline{B}$$

$$\text{carry} = AB$$

# CMOS 的優點

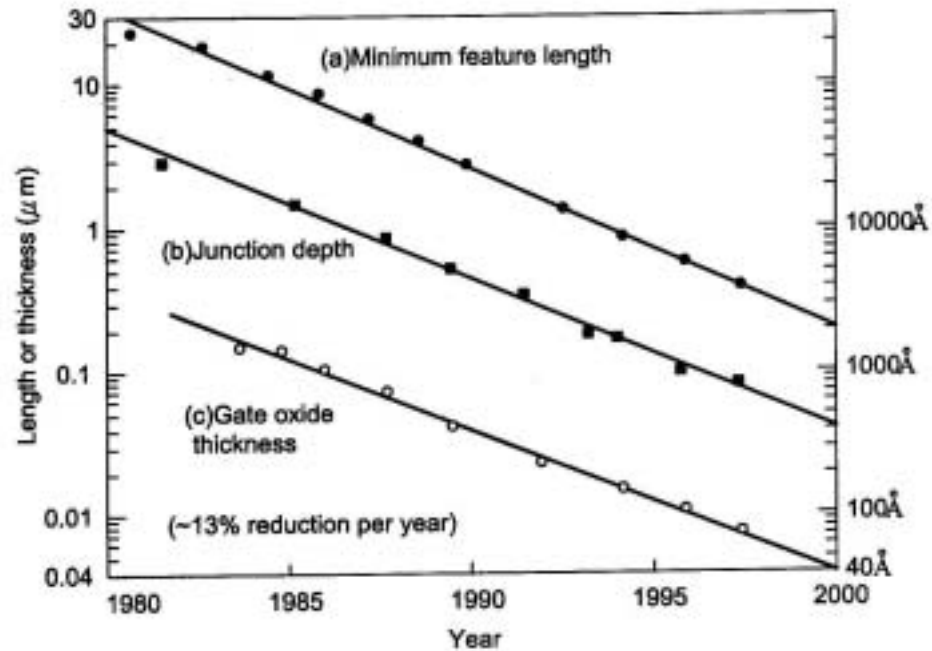
- 除暫態外兩電晶體必至少有一是關閉的  
=> 功率消耗低
- Fully restored logic
- Better reliability
- ....

# CMOS電路的重要性



是 1980 至公元 2000，積體電路之銷售量，其中以 MOSFET 元件之銷售量佔大宗，雙載子電晶體和 III-V 光電材料則漸漸萎縮中，在公元 2000 元總計只佔 12% 強

# CMOS電路發展趨勢



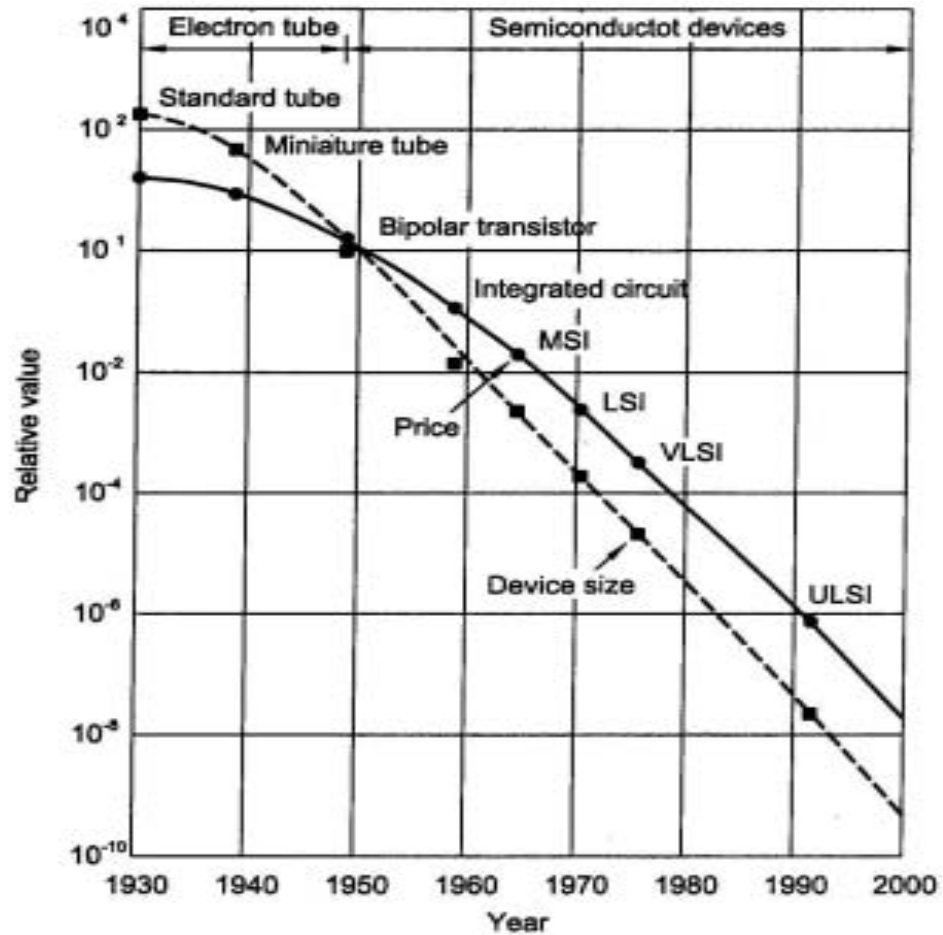
(a)最小電路圖形長度之趨勢圖

(b)接面深度之趨勢圖

(c)閘極氧化矽厚度之趨勢圖



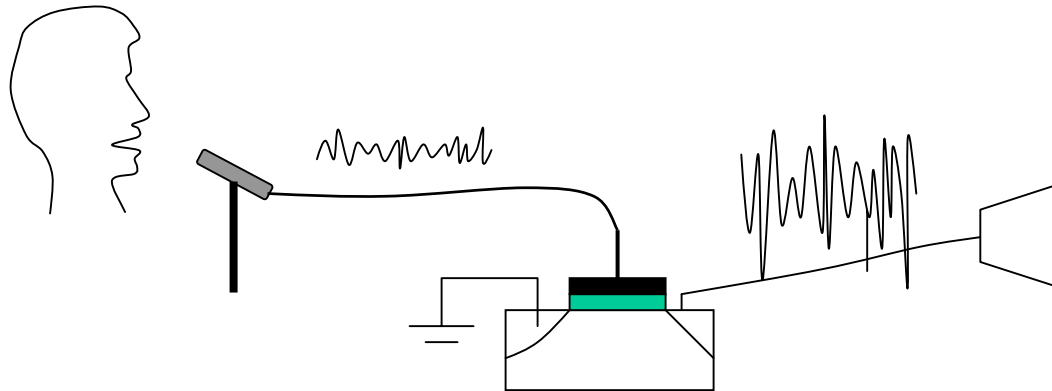
# 積體電路發展情形



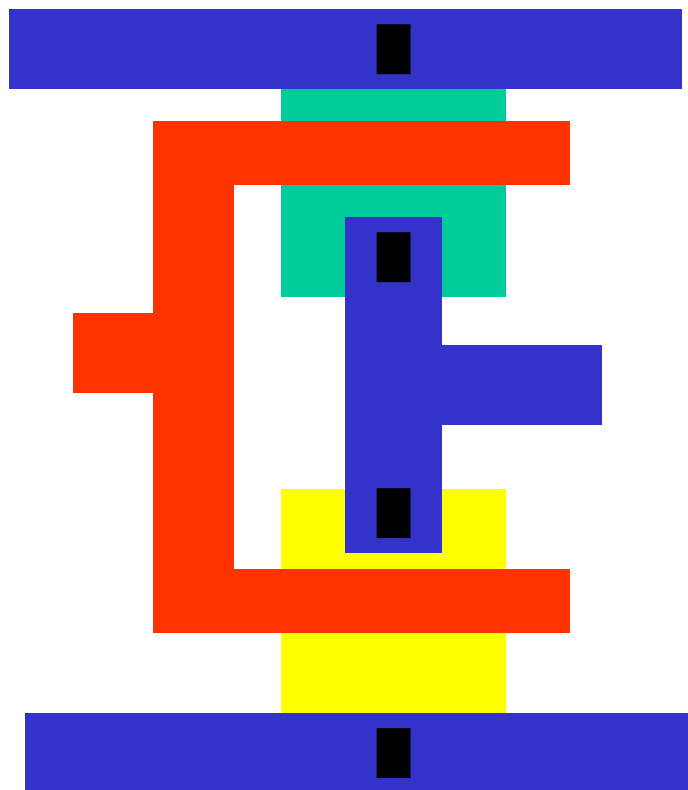
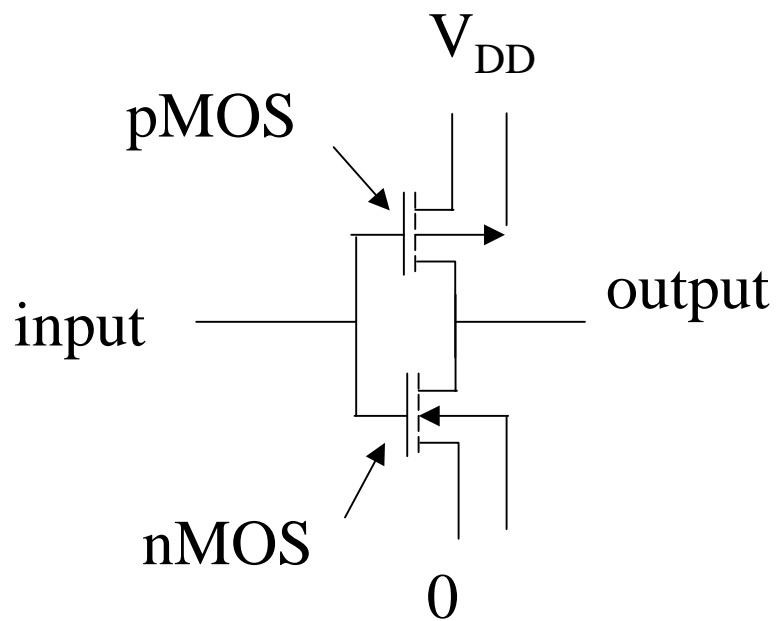
電子產品中，價格和元件尺寸減縮情形，直到公元 1992 年，正式進入 ULSI 紀元。

# 使用MOS電路於類比應用中

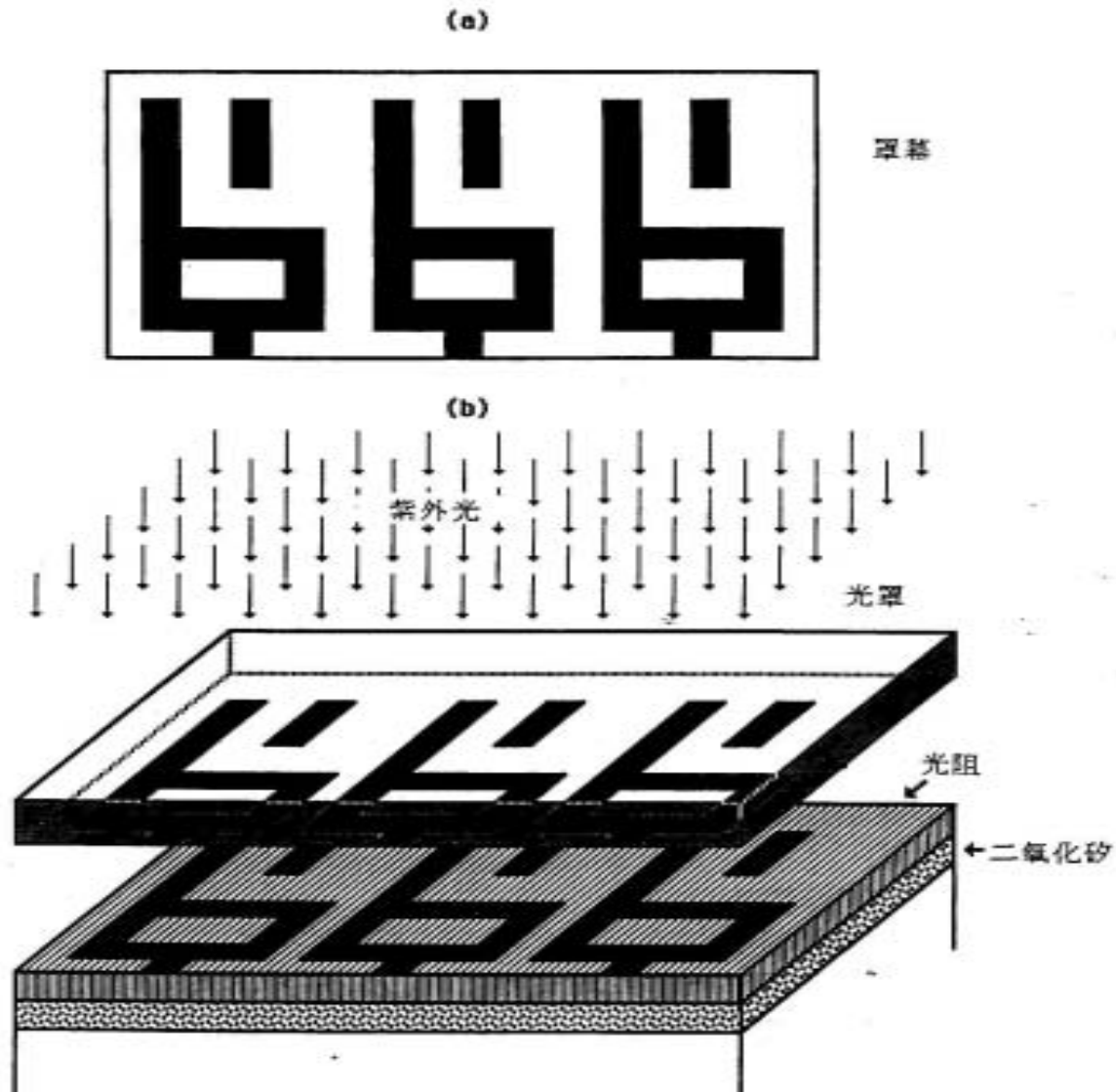
- 於柵極加電壓，藉以控制由S到D的大電流。
- 柵極因為接到絕緣體，因此電流很小，卻可以用以控制相當大的S極至D極電流。這以小博大的關係，就是電子放大器(類比應用)的原理。



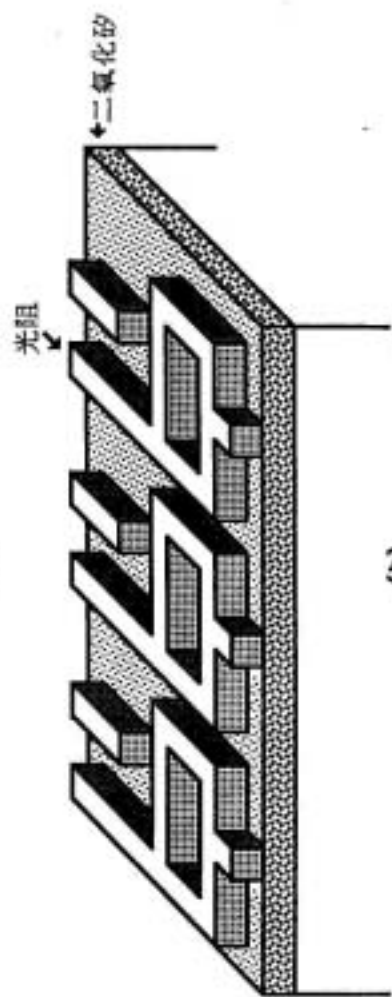
# CMOS元件的結構



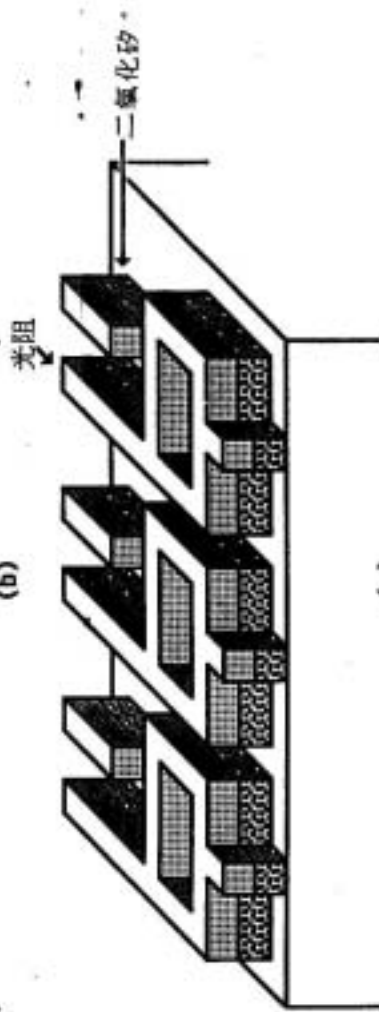
# 微影:半導體製程的基本步驟



(a)



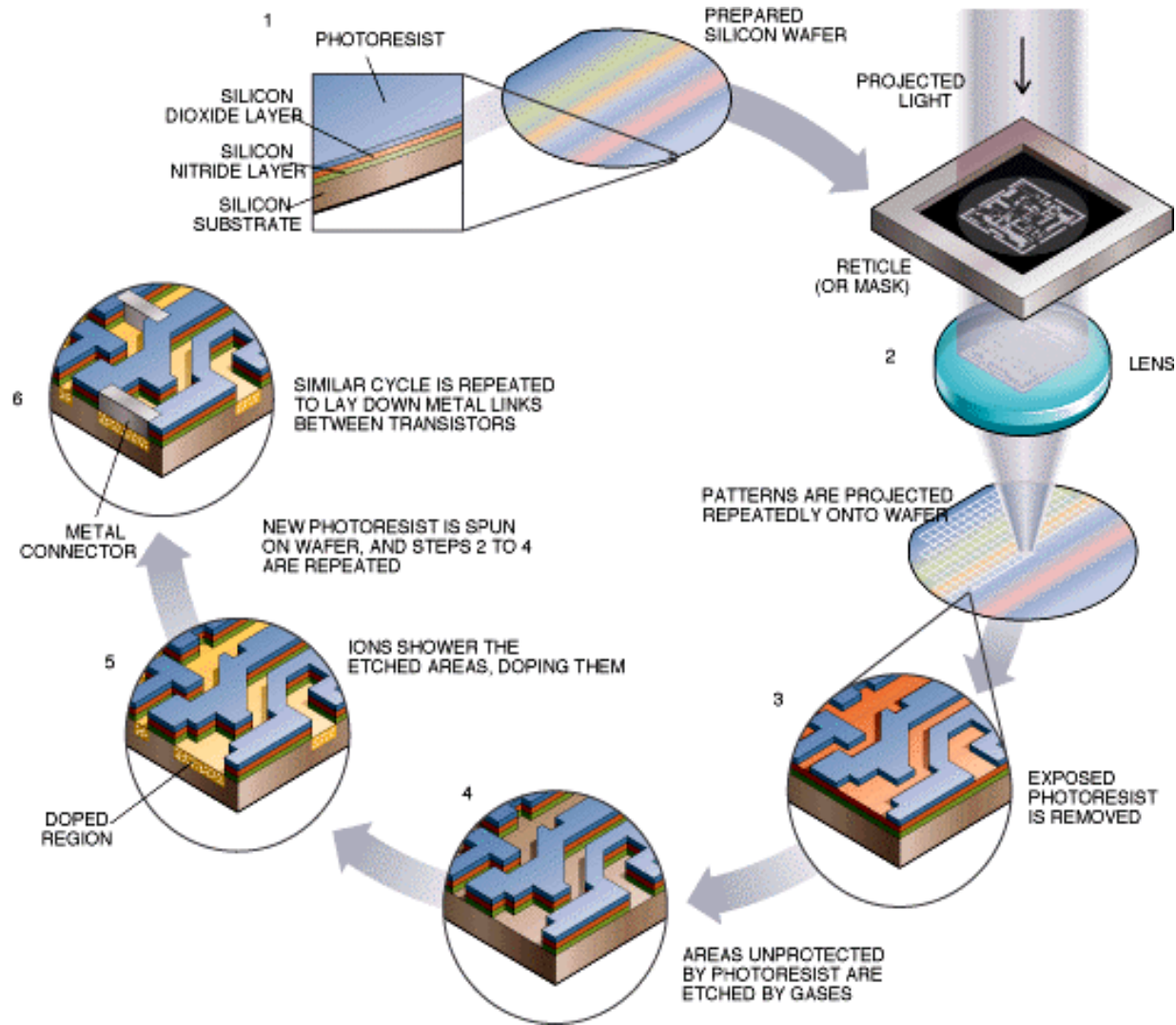
(b)



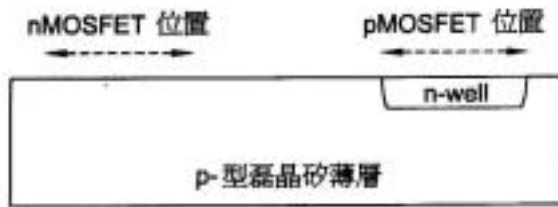
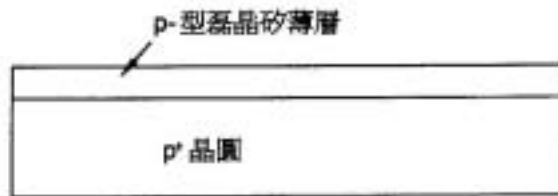
(c)



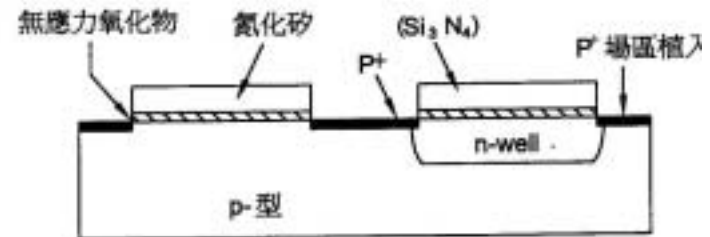
# 半導體製程-如何製作CMOS電路?



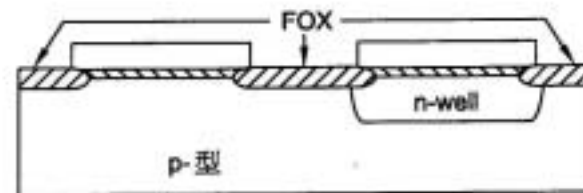
# CMOS製程



MOSFET 之佈置



(a)

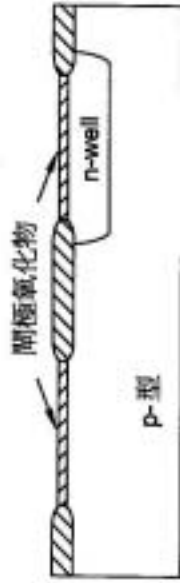


(b)

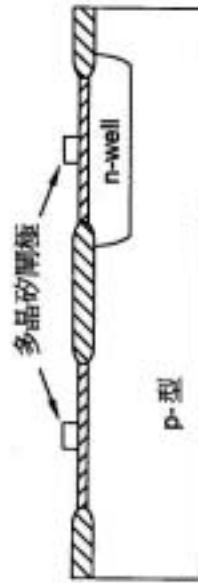
主動區定義及場氧化物成長



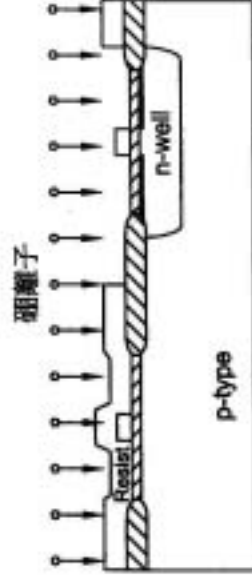
(a) 移除氮化物及氧化物後



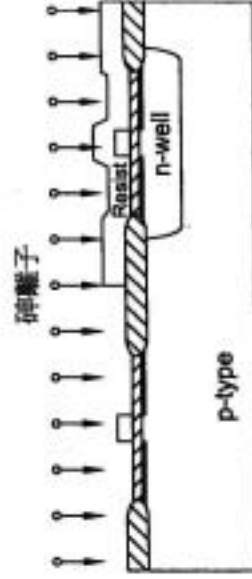
(b) 閘極氧化物成長



(c) 多晶矽沈積及成型  
多晶矽氧化物成長及多晶矽閘極形成

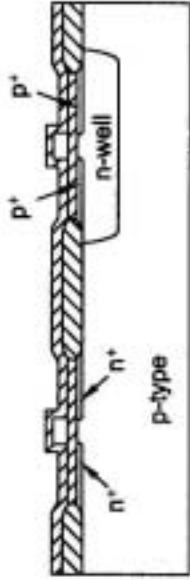


(a) 硼( $p^+$ )植入

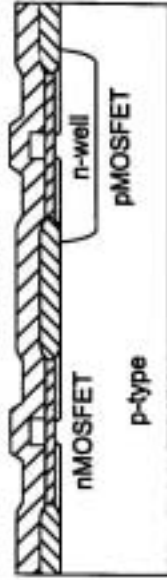


(b) 砷( $n^+$ )植入  
汲/源極離子佈植

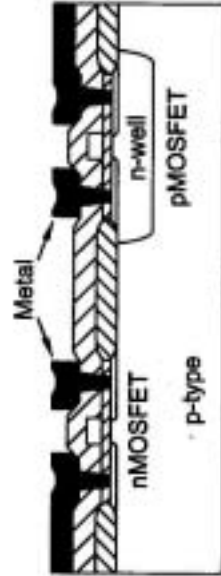




(c)退火後  
汲/源極離子佈植 (續)

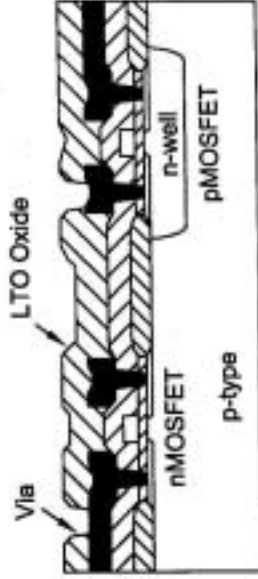


(a)CVD 氮化物

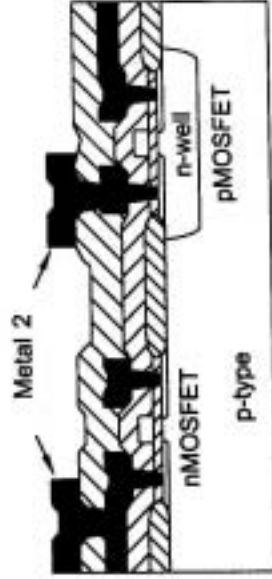


(b)Metal 沈積及成型

Metal 塗層



(a)LTO 氧化物及 Via 之定義



(b)Metal 2 之沈積  
LTO 及 Metal 2 之沈積

# 積體電路設計的步驟

The screenshot displays the Elictric software interface, which is used for integrated circuit design. The main window is titled "project: tech-SchematicsDigital" and shows a digital logic circuit with several AND gates, OR gates, and inverters connected to produce two outputs, Q0 and Q1. The circuit is implemented on a 3D chip model shown in the "project: 3D" window. A "project: TestArray" window shows a detailed view of the chip's internal structure. The "Waveform of project: tool-Simulate" window displays a timing diagram with signals A, B, C, D, E, F, Z, Y, NET4, and NET1, showing their transitions over time. The "tool-SiliconCompiler{vhdl}" window shows the VHDL code for the design, including the entity declaration and the architecture body.

**Components**

4-Port 3-Port

SpiceInst.

**project: 3D**

**project: TestArray**

**project: tech-SchematicsDigital**

**Waveform of project: tool-Simulate**

Simulation Window, ? for help  
Main: 145nsec Ext: 266nsec Delta: 121nsec

A  
B  
C  
D  
E  
F  
Z  
Y  
NET4  
NET1

110nsec 135nsec 160nsec 185nsec

**tool-SiliconCompiler{vhdl}**

```
tool-SiliconCompiler{vhdl}
Close the window when done
--TOP LEVEL ENTITY ACC
use buses.all;

entity ACC is port(DR_SPEED, CONTROL
                  REF_SPEED: in BUS8)

-- how it is constructed:
architecture ACC_BODY of ACC is
    component SENSOR_BOX port(puls
                              equal : out
                              su, sd: out
                              )
    component TRANSMITTER_BOX1 port
    signal EQUAL: BIT;
begin
```

NODE: or\_plane    ARC: wire    SIZE: 278x203.5    LAMBDA: 2u    TECHNOLOGY: schematic

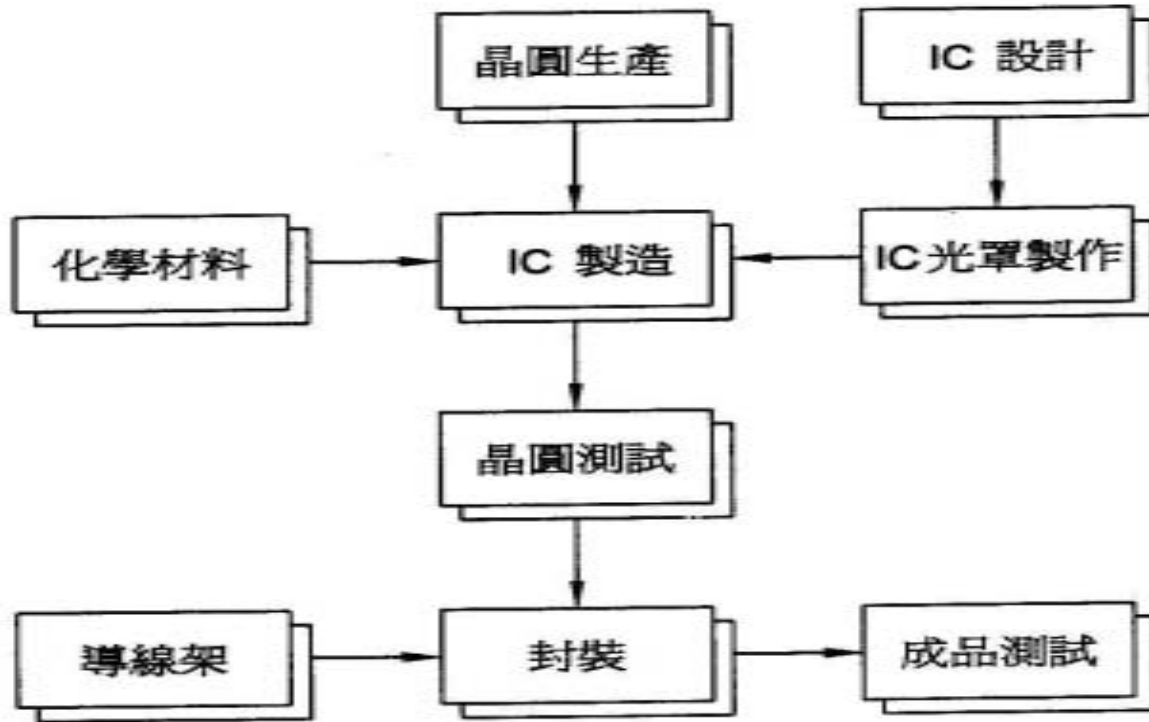
# 半導體元件的其他重要用途

- 雷射二極體與光通信產業
- GaN與照明工業及DVD儲存
- 微機械系統,感測器,與致動器
- 顯示器
- 次毫米波源 生醫檢定
- 紅外線感測與軍事遙測
- .....

# 其他重要發展與未來展望

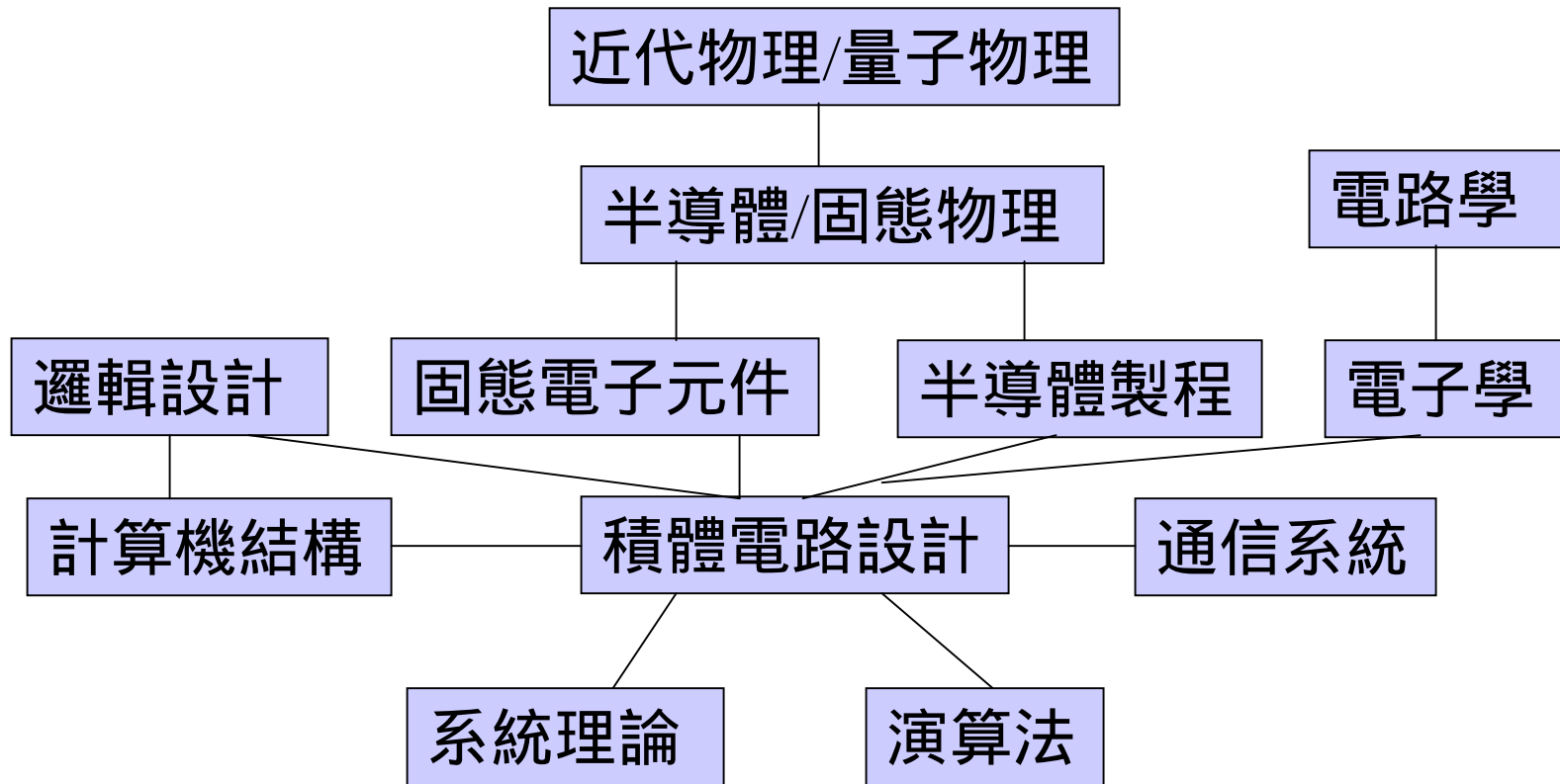
- **有機半導體**  
大型平面顯示器, 可穿式智慧型衣物,  
熱電式冷凝, .....
- **半導體/超導體/磁阻材料的組合應用**
- **光合作用, 半導體, 與 燃料電池**
- .....

# 半導體產業的分工組織



積體電路之產業結構圖

# 電機領域所需的知識準備



# 清華大學電機系

## 所提供關於電機領域訓練理念

- ❖ 宏觀視野:鼓勵多(跨)領域學習
- ❖ 紮實的基礎:物理,材料,電子,系統
- ❖ 專精的專業知識
- ❖ 實際動手的能力與經驗

# 如何在半導體領域成功?

- ❖ 宏觀視野:鼓勵多(跨)領域學習
- ❖ 紮實的基礎:物理,材料,電子,系統
- ❖ 專精的專業知識
- ❖ 實際動手的能力與經驗